

《芯片制造 - 半导体工艺制程实用教程》

学习笔记

整理: Anndi 来源: 电子胶水学习指南 (www.g4e.cn)

本人主要从事 IC 封装化学材料 (电子胶水) 工作, 为更好的理解 IC 封装产业的动态和技术, 自学了《芯片制造 - 半导体工艺制程实用教程》, 貌似一本不错的教材, 在此总结出一些个人的学习笔记和大家分享。此笔记原发在本人的“[电子胶水学习指南](#)”博客中, 有兴趣的朋友可以前去查看一起探讨之!

前言及序言 (点击链接查看之)	-----1
第 1 章 半导体工业	-----2—3
第 2 章 半导体材料和工艺化学品	-----4—5
第 3 章 晶圆制备	-----6
第 4 章 芯片制造概述	-----7—8
第 5 章 污染控制	-----9—10
第 6 章 工艺良品率	-----11—12
第 7 章 氧化	-----13—14
第 8 章 基本光刻工艺流程—从表面准备到曝光	-----15—17
第 9 章 基本光刻工艺流程—从曝光到最终检验	-----18—20
第 10 章 高级光刻工艺	-----21—23
第 11 章 掺杂	-----24—26
第 12 章 淀积	-----27—29
第 13 章 金属淀积	-----30—31
第 14 章 工艺和器件评估	-----32—33
第 15 章 晶圆加工中的商务因素	-----34—35
第 16 章 半导体器件和集成电路的形成	-----36
第 17 章 集成电路的类型	-----37—38
第 18 章 封装	-----39—41
个人感慨	-----41

第一章半导体工业

1、电子数字集成器和计算器 (ENIAC) 18000 个真空三极管 , 70000 个电阻 , 10000 个电容 , 6000 个开关 , 耗电 150000W , 成本约 400000 美元 重 30 吨 , 占地 140 平方米 宾夕法尼亚的摩尔工程学院于 1947 年进行公开演示 ;

2、晶体管(transistor) - 传输电阻器。 John Bardeen, Walter Brattin, William Shockley 共同荣获 1956 年诺贝尔物理奖 ;

3、每个芯片中只含有一个器件的器件称为分立器件 (晶体管、二极管、电容器、电阻器)

4、集成电路 (integrated circuit) 平面技术 (planar technology) Kilby&Noyce 共同享有集成电路的专利 ;

5、集成电路中器件的尺寸 (特征图形尺寸 - 微米) 和数量时 IC 发展的两个共同标志。集成度水平 (integration level) 的范围 :

小规模集成电路	SSI	2 - 50(单位芯片内的器件数) 芯片边长约为 100mils
中规模集成电路	MSI	50 - 5000 (单位芯片内的器件数)
大规模集成电路	LSI	5000 - 100000 (单位芯片内的器件数)
特大规模集成电路	VLSI	100000 - 1000000 (单位芯片内的器件数)
超大规模集成电路	ULSI	>1000000 (单位芯片内的器件数) 芯片每边长约为

500mils

储存器电路由其存储比特的数量来衡量 ;

逻辑电路的规模经常用栅极的数量来评价 ;

6、1960 年 1 英寸直径晶圆 ; 8 英寸 (约 200 毫米) 12 英寸 (约 300 毫米) 1 英寸=

25.3mm

7、特征尺寸的减小和电路密度的增大带来了很多益处。在电路的性能方面时电路速度的提高、传输距离的缩短, 以及单个器件所占空间的减小使得信息通过芯片时所用的时间缩短; 电路密度的提高还使芯片或电路耗电量更小;

8、成本降低和性能提高这两个因素推动了固态电子在产品中的实用; 据估计到 2008 年全世界工业生产的晶体管将达到每个人 10 亿个;

9、电子工业可分为两个主要部分: 半导体和系统 (产品), 涵盖印刷电路板制造商;

半导体产业由两个主要部分组成: 一部分是制造半导体固态器件和电路的企业, 生产过程称为晶圆制造 (wafer fabrication), 在整个行业有三种类型的芯片供应商, 一种是集设计、制造、封装和市场销售为一体的公司; 另一种是做设计和晶圆市场的公司, 他们从晶圆工厂购买芯片; 还有一种是晶圆代工厂, 它们可以为顾客生产多种芯片

10、固态器件的制造阶段:

材料准备 - 晶体生长与晶圆准备 - 晶圆制造 (前线工艺 FEOL 和后线工艺 BEOL) - 封装
二氧化硅 (沙子) - 含硅气体 - 硅反应炉 - 多晶硅

11、场效应管 (FET); 金属氧化物 (MOS); 氧化掩膜; 平面技术; 外延;

12、1963 年塑封在硅器件上的使用加速了价格下滑, 绝缘场效应管 (IFET), 互补型 MOS (CMOS) 电路;

13、接触光刻机 (contact aligner)、投射光刻机、离子注入机、电子束 (E-beam) 机、膜版步进式光刻机 (Stepper)

14、工业控制的技术竞争: 自动化、成本控制、工艺特性化与控制、人员效率

15、国家技术发展路线图(National Technology Roadmap for Semiconductor ,NTRS)

第二章 半导体材料和工艺化学品

1、原子结构：电子 质子 中子 空穴（未填充电子的位置）

任何原子中都有数量相等的质子和电子；任何元素都包括特定数目的质子，没有任何两种元素有相同数目的质子；有相同最外层电子数的元素有着相似的性质；最外层被填满或者拥有 8 个电子的元素是稳定的；原子会试图与其他原子结合而形成稳定的条件。

2、导电率 $C = 1/\rho$ ρ 为电阻率，单位为欧姆·厘米 $\Omega \cdot \text{cm}$

3、电容：把一层绝缘材料夹在两个导体之间就形成的一种电子元件，电容的实际效应就是储存电荷 $C = kEA/t$ C -电容 k -材料的绝缘常数 E -自由空间的介电常数（自由空间有最高的电容） A -电容的面积 t -绝缘材料的厚度。

4、电阻 $R = \rho L/WD$ ρ 为材料电阻率 L 为长度 W 为宽度 D 为高度

5、导体半导体相关特性：材料的电分类和掺杂半导体的性质 空穴流（hole flow）

分类	电子	例子	导电率
导体	自由移动	金、银、铜	10 的 4~6 次方
绝缘体	无法移动	玻璃、塑料	10 的 -22~-10 次方
半导体 - 本征的	有些可以移动	锗、硅、III~V 族元素	10 的 -9~3 次方
半导体 - 掺杂的	受控的部分可以移动	N 型 P 型半导体	

	N 型半导体	P 型半导体
导电	电子	空穴
极性	负	正
掺杂术语	授主（donor）	受主（acceptor）
在硅中掺杂	砷、磷、锑	硼

6、载流子迁移率：在电路中，我们对载流子（空穴和电子）移动所需能量和其移动的速度都感兴趣。移动的速度叫做载流子迁移率，空穴比电子迁移率低，在为电路选择特定半导体材料时，这是个非常值得考虑的重要因素。

7、半导体产品材料：

锗（熔点 937 度）- 表面缺少自然发生的氧化物，从而容易漏电； 硅（熔点 1415 度）

半导体化合物：砷化镓（GaAs）、磷砷化镓（GaAsP）、磷化铟（InP）、砷铝化镓（GaAlAs）、磷镓化铟（InGaP）。其中砷化镓（GaAs）、磷砷化镓（GaAsP）可用于发光二极管 LED 制造。

8、砷化镓（GaAs）有诸多优势：载流子的高迁移率、对辐射造成的漏电具有抵抗性、其半绝缘性使邻近器件的漏电最小化，允许更高的封装密度。即便如此砷化镓也不可能替代硅成为主流的半导体材料，因为其性能和制造难度之间的权衡。另外砷对人类很危险的。

9、锗化硅：器件和集成电路的结构特色是用超高真空/化学气相沉积法（UHV/CVD）来淀积锗层。异质结构（heterostructure）、异质结（heterojunction）

10、铁电材料：PZT & SBT，并入 SiCOMS 存储电路，叫做铁电随机存储器（FeRAM）

11、工艺化学品：当把芯片的制造成本加在一起时，其中化学品占总制造成本的 40%

分子、化合物、混合物、离子（ion）、离子的（ionic）；固体、液体、气体、等离子体

12、物质的性质：（摄氏温标中改变一度比华氏温标中需要更多的能量）

温度：华氏温标（-491.4、32、212）、摄氏温标（-273、0、100）、开氏温标（0、273、373）

华氏温标时德国物理学家 Gabriel Fahrenheit 用盐和水溶液开发的，盐溶液的冰点温度定为华氏零度。但由于纯水的冰点温度更有用，所以在华氏温标中水的冰点温度为 32F，沸点温度为 212F，两者相差 180F。

密度（dense）、比重（specific gravity）、蒸气密度（vapor density）

气压表示为英镑每平方英寸（psia）、大气压或托（torr）、真空（vacuum）、毫米汞柱（manometer）

酸、碱、溶剂：酸中含有氢离子（hydrogen ion），碱中含有氢氧离子（hydroxide ion）

材料安全数据表（MSDS）- 美国联邦职业、安全和健康法案（OSHA）的规定

第三章 晶圆制备

- 1、晶圆制备阶段: 矿石到高纯气体 (四氯化硅或者三氯硅烷) 的转变 - 气体到多晶的转变 - 多晶 (polysilicon) 到单晶、掺杂晶棒的转变 - 晶棒到晶圆的制备;
- 2、原子在整个材料里重复排列成非常固定的结构, 这种材料称为晶体 (crystal); 原子没有固定的周期性排列的材料称为非晶体或者无定形 (amorphous);
- 3、晶体里的原子排列为晶胞 (unit cell) 结构 - 晶体结构的第一个级别; 晶格 (lattice); 硅晶胞具有 16 个原子排列成金刚石结构, 砷化镓晶体具有 18 个原子的晶胞结构称为闪锌矿结构;
- 4、当晶胞间整洁而有规则地排列时, 第二个级别地结构发生了, 这样排列的材料具有单晶结构。单晶材料比多晶材料具有更一致和更可预测的特性, 单晶结构允许在半导体里一致和可预测的电子流动;
- 5、晶向 (crystal orientation), 晶面通过一系列称为密勒指数的三个数字组合来表示, $\langle 100 \rangle$ 晶向的晶圆用来制造 MOS 器件和电路, 而 $\langle 111 \rangle$ 晶向的晶圆用来制造双极型器件和电路。
- 6、把多晶块转变成一个大单晶, 给予正确的定向和适量的 N 型或 P 型掺杂, 叫做晶体生长。
直拉法 CZ: 籽晶放肩形成一薄层头部 - 等径生长 - 收尾, 可形成几英寸长和直径大到 12 英寸或更多的晶体, 200 毫米晶圆晶体重约 204kg, 三天时间生长。高氧含量晶体;
液体掩盖直拉法 LEC: 用来生长砷化镓晶体, 由于砷有挥发性, 一是通过给单晶炉加压来抑制砷的挥发, 另一个是用一层氧化硼漂浮在熔融物上来抑制砷的挥发;
区熔法: 不能像直拉法那样生长大直径的单晶, 并且晶体有较高的位错密度, 但不需要石英坩埚便会生长出低氧含量的高纯晶体。低氧晶体可用在高功率的晶闸管和整流器上;
- 7、晶体缺陷: 点缺陷 (空位)、位错、原生缺陷 (滑移、孪晶)
- 8、晶体准备:
截断: 用锯子截掉头尾;
直径滚磨: 在一个无中心的滚磨机上进行的机械操作;
晶体定向、电导率和电阻率检查;
滚磨定向指示: 主参考面、第二个参考面;
切片;
晶圆划号: 使用激光点;
磨片: 主要目的是去除切片工艺残留的表面损伤;
化学机械抛光 CMP: 制造大直径晶圆的技术之一, 化学机械平面化 (planarization);
背处理: 背损伤、吸杂、背面喷沙、背面多晶层或氮化硅的淀积;
双面抛光;
边缘倒角和抛光: 边缘倒角是使晶圆边缘圆滑的机械工艺;
晶圆评估: 直径及公差、厚度、晶体定向、电阻率、Res 梯度、氧含量、氧化度、碳含量;
氧化; 包装; 晶圆外延。

第四章 芯片制造概述

1、芯片制造的四个阶段：原料制作 - 单晶生长 - 晶圆制造、集成电路晶圆的生产(wafer fabrication) - 集成电路的封装；

2、晶圆术语：

器件或叫芯片 - Chip、die、device、circuit、microchip、bar

街区或锯切线 - Scribe lines、saw lines、streets、avenues

工程试验芯片 - Engineering die、test die

边缘芯片 - Edge die

晶圆的晶面 - Wafer Crystal Plane

晶圆切面/凹槽 - Wafer flats/notche

3、晶圆生产的基础工艺：增层 - 光刻 - 掺杂 - 热处理

基本工艺	制程方法	具体分类
增层	氧化	常压氧化法
		高压氧化法
		快速热养护（RTO）
	化学气相淀积	常压化学气相淀积
		低压化学气相淀积
		等离子增强化学气相淀积
		气相外延法
		金属有机物（CVD）
	分子束外延	
	物理气相淀积	真空蒸发法
		溅射法
光刻 Photomasking Masking Photolithography Microlithography	光刻胶	正胶工艺
		负胶工艺
	曝光系统	接触式曝光
		接近式曝光
		投影式曝光
		步进曝光机

	曝光源	高压汞
		X 射线
		电子束曝光
	成像工艺	单层光刻胶
		多层光刻胶
		防反射层
		偏轴照明
		环状照明
		平坦化
		对比度提高
	刻蚀	湿化学刻蚀
		干法刻蚀
		剥脱
		离子磨
		反应离子蚀刻法
掺杂	热扩散 Thermal diffusion	开放式炉管 - 水平/竖置
		封闭炉管
		快速热处理
	离子注入 implantation	中/高电流离子注入
		低能量/高能量离子注入
热处理	加热	加热盘
		热对流
		快速加热
	热辐射	红外线加热

4、电路设计：功能电路图（逻辑功能图）- 示意图 - 电路版面设计（复合图 composite）

5、光刻母版（reticle）和掩膜版：光刻母版是在玻璃或石英板的镀薄膜铬层上生成分层设计电路图的复制图。

6、晶圆测试：又称芯片测试（die sort）或晶圆电测（electrical sort）

第五章 污染控制

1、半导体器件极易受到多种污染物的损害:微粒、金属离子、化学物质、细菌;

微粒: $1\text{cm}=10000\mu\text{m}$, 人的头发直径约为 $100\mu\text{m}$, 微粒的大小要小于器件上最小特征图形尺寸的 $1/10$ 倍 (1994 年 SIA 将 $0.18\mu\text{m}$ 设计的光刻操作的缺陷密度定为 $0.06\mu\text{m}$ 下的 135 个)

金属离子: 可移动离子污染物 (MIC), Na 是最常见之一; 化学品: 以氯为代表;

2、污染引起的问题: 器件工艺良品率、器件性能、器件可靠性;

3、污染源: 空气、厂务设备、洁净室工作人员、工艺使用水、工艺化学溶液、工艺化学气体、静电;

4、空气

a. 空气洁净等级标准 209E: 区域中空气级别数是指在一立方英尺 (0.0283 立方米) 中所含直径为 0.5 微米或更大的颗粒总数。一般城市空气为 500 万级;

b、净化空气的方法: 洁净工作台、隧道型设计、完全洁净室、微局部环境

高效颗粒搜集过滤器 (HEPA 过滤器) 空气层流立式 (VLF) 工作台、空气层流平行式 (HLF) 工作台、标准机械接口装置 (SMIF) 晶圆隔离技术 (WIT) 晶圆盒 (POD);

c、温度、湿度及烟雾

5、洁净室的建设: 建筑材料 - 以不锈钢为主、洁净室要素 - 9 种控制外界污染的技术

粘着地板垫、更衣区、空气压力、空气淋浴器、维修区、双层门进出通道、静电控制 (静电放电电流 ESD, 防止静电堆积和防止放电) 净鞋器、手套清洗器

6、人员产生的污染: 经过风淋的洁净室操作员, 坐着时每分钟可释放 10 万到 100 万个颗粒、移动时会大幅增大。呼吸时也会排出大量水气和微粒;

7、工艺用水: 城市系统中水包含的污染物有溶解的矿物、颗粒、细菌、有机物、溶解氧、二氧化碳。去除带电离子使水从导电介质变成阻抗, $18\text{M}\Omega$ 水。清洁工艺用水至可接受的洁净水平所需的费用是制造厂的一个主要运营费用;

8、工艺化学品: 一般溶剂、化学试剂、电子级和半导体级;

有几种技术可同时满足更洁净的化学品、更严格的工艺控制和较低的费用, 其中一种是“点使

用”(point-of-use POU)化学混合器(BCDS 的另一个版本)。大量化学品传输系统(BCDS)
点使用化学品再生 (POUCG), ppm-百万 ppb-十亿 ppt-万亿

9、化学气体:纯度、水汽含量、微粒、金属离子; 氧气钝化 (OP)、晶圆舟 (wafer boat)

10、设备:机械设备是最大的微粒污染源; 每片晶圆每次通过设备后增加的颗粒个数 (ppp),
每片晶圆每次通过的颗粒增加数 (PWP)

11、洁净室的供给、洁净室的维护;

12、晶片表面清洗:颗粒、有机残留物、无机残留物、需要去除的氧化层;

前线 (FEOL) 清洗、后线 (BEOL) 清洗

颗粒去除 (机械的)

通常的化学清洗 (例如硫酸/氢气/氧气)

氧化物去除

有机物和金属去除 (SC-1)

碱金属和氢氧化物的去除 (SC-2)

水清洗步骤

芯片烘干

13、颗粒的去除:Vander Waals 吸引力、z 电势、Capillary 引力; 晶片刷洗器; 高压水清洗;
有机残留物、无机残留物、化学清洗方案 (硫酸、硫酸和过氧化氢、臭氧)

14、氧化层的去除: RCA 清洗, 标准清洗-1 SC-1、标准清洗-2 SC-2

15、室温和氧化的化学物质: 臭氧化的去离子水、氢氟酸/过氧化氢/水/表面活性剂+兆声波
(MEGASONIC)、双氧水+兆声波、氢氟酸稀释液 (1%)、去离子水清洗+兆声波, (喷洒清洗
-干法清洗-低温清洗 CO₂);

16、水清洗: 溢流式清洗器、喷洒式清洗、排放式清洗、超声波辅助进行的清洗和水冲洗、旋
转淋洗烘干机 (SRD); 20000-50000Hz 为超声波、850KHz 为兆声波;

17、烘干技术: 旋转淋洗烘干机、异丙醇 (IPA) 蒸气烘干机法、表面张力/麦兰 (marangoni)
烘干法

第六章 工艺良品率

1、维持及提高良品率 (yield) 对半导体工业至关重要, 三个主要的良品率被用来监控整个半导体工艺制程:

晶圆生产部门-良品率=晶圆产出数/晶圆投入数;

晶圆电测-良品率=合格芯片数/晶圆上的芯片总数;

封装-良品率=终测合格的封装芯片数/投入封装生产线的合格芯片数;

2、累积晶圆生产良品率: 在晶圆完成所有的生产工艺后, 第一个主要良品率被计算出来, 称之为 FAB 良品率、生产线良品率、累积晶圆厂良品率或 CUM 良品率。要得到 CUMI 良品率, 需要首先计算各制程站良品率 (station yield=离开制程站晶圆数/ 进入制程站晶圆数), 将各制程站良品率相乘即得整体的晶圆生产 CUM 良品率 (典型值 50%-90%)。

3、晶圆生产良品率的制约因素:

a.工艺制程步骤的数量;

工艺步骤增加, 良率下降; 工艺步骤增加同时提高了后四个制约良品率因素对制程中晶圆产生影响的可能性—数量专治。(对于商用半导体, 75%的晶圆厂 CUM 良品率是赚取利润的底线, 自动化生产线则要达到 90%或以上)

b.晶圆破碎和弯曲;

手工和自动的操作、对晶圆的多次热处理、晶圆表面的平整性要求。

c.工艺制程变异;

工艺工程和工艺控制程序的目标不仅仅是保持每一个工艺操作在控制界限内, 更重要的是维持相应的工艺参数稳定不变的分布。正态分布 (normal distribution) + 中心极限分布 (central theorem distribution)

d.工艺制程缺陷;

工艺制程缺陷被定义为晶圆表面受到污染或不规则的孤立区域 (或点), 这些缺陷经常被称为点缺陷 (spot defect), 导致整个电路失效的缺陷称为致命缺陷 (killer defect)。主要来源于晶圆生产区域涉及到的不同液体、气体、洁净室空气、人员、工艺设备和水等等。

e.光刻掩膜版缺陷。

一般有三种掩膜版引起的缺陷:第一种是污染物、第二种是石英板基中的裂痕、第三种是在掩膜版制作过程发生的图案变形(点、空洞、包含、突出、断裂、桥)

4、晶圆电测良品率的制约要素:

晶圆直径、芯片尺寸(面积)、工艺制程步骤的数量、电路密度、缺陷密度、晶圆晶体缺陷密度、工艺制程周期;

a.晶圆直径和边缘芯片:增大晶圆直径可减少边缘芯片比例,对晶圆电测良品率有正面影响

b.晶圆直径和芯片尺寸:增加芯片尺寸而不增大晶圆直径将会导致晶圆表面完整芯片的比例缩小,当芯片尺寸增加时需用增大晶圆直径以维持很好的晶圆电测良品率。

c.晶圆直径和晶体缺陷(晶圆直径和工艺制程变异):增大晶圆的直径使得晶圆中心保留更多的未受影响的芯片从而提高晶圆电测良品率;

d.芯片尺寸和缺陷密度:对于给定的缺陷密度,芯片尺寸越大,良品率越低;

e. 电路密度和缺陷密度:对于给定的缺陷密度,电路密度越大,良品率越低;

f.工艺制程步骤的数量:随着工艺制程步骤数量的增加,除非采取相应措施来降低由此带来的影响,晶圆背景缺陷密度将增加,增加的背景缺陷密度会影响更多的芯片,从而使晶圆电测良品率变低;

g.特征图形尺寸和缺陷尺寸:较小的特征工艺尺寸使提高晶圆电测良品率增加了难度;

h.工艺制程周期:较长的工艺制程周期也使提高晶圆电测良品率增加了难度;

i.晶圆电测良品率公式:指数函数模型、Seeds 模型、Murphy 模型、负二项式模型;

5、封装和最终测试良品率:

封装工艺完成后,封装好的芯片会经过一系列的物理、环境和电性测试,总称为最终测试(final test),最终测试后得出第三个主要良品率。

6、整体工艺良品率:

整体工艺良品率是三个主要良品率的乘积,给出了出货芯片数相对最初投入晶圆上完整芯片数的百分比,它是对整个工艺流程成功率的综合评测。由特定电路的集成度、生产工艺的成熟程度(三个良品率)等决定。总体而言晶圆电测良品率是其中最低的一个环节,也是有更大提升空间的环节。

第七章 氧化

1、二氧化硅层的用途：

- a.表面钝化：保护器件的表面及内部、禁锢污染物在二氧化硅膜中；
- b.掺杂阻挡层：掺杂物在二氧化硅的运行速度低于硅中的运行速度、二氧化硅的膨胀系数与硅接近；
- c.表面绝缘体：氧化层必须足够厚，以免产生感应现象，称为场氧化物；
- d.器件绝缘体：热生成的氧化层可以用来做硅表面和导电表面之间形成的电容所需的介电质；
- e.器件氧化物的厚度与用途：

60—100 埃	隧道栅极
150—500 埃	栅极氧化、电容绝缘层
200—500 埃	LOCOS 氧化
2000—5000 埃	掩膜氧化、表面钝化
3000—10000 埃	场氧化

2、热氧化机制：阶梯式升温方法，900-1000℃之间

- a.生长氧化层会经历两个阶段：线性阶段（<1000 埃）和抛物线阶段；
受限反应（transport limited reaction）、受限扩散反应（diffusion limited reaction）；
- b.一个加速氧化方法是用水蒸气（H₂O）来代替氧气做氧化剂，羟基离子扩散穿过晶圆上的氧化层的能力比氧气快；

蒸气氧化（steam oxidation）、湿氧化（wet oxidation）、高温蒸气氧化（pyrogenic steam）；

c.氧化率的影响因素：

晶格方向（<111>比<100>快）、晶圆掺杂物的再分配（N型堆积、P型消耗）、氧化杂质、多晶硅氧化、不均与的氧化率及氧化步骤

3、热氧化方法：热氧化反应（thermal oxidation）-常压、高压、阳极氧化

4、水平炉管反应炉（diffusion furnaces or tube furnace）：反应室、温度控制系统、反应炉、气体柜、晶圆清洗站、装片站、工艺自动化；

- a.反应室：高纯度石英（大于1200℃时易破碎称为钝化 devitrification）或氮化硅材料；
- b.温度控制系统：自动温度分布曲线控制系统（autoprofiling）、逐渐加温（ramping）、待机状态（idle）；

- c.反应炉结构: 一般有 3-4 个炉管, 可用于同一种工艺或被设计成不同的操作;
- d.气体柜 (source cabinet): 气体控制面板 (gas control panel)、气体流量控制器 (gas flow controller)、物流控制器 (mass flow meter)、丛林 (jungle)、氧化源 (干氧、水蒸气源、气泡发生器、干氧化、加氯氧化)
- e.晶圆清洗站: 自动清洗机 (VLF 湿槽) + 漂洗机 + 干燥机
- f.装片站: 自动晶圆装载 (石英舟、象鼻管 elephant、桨 paddle)、手动装载晶圆
- g.氧化工艺的自动化: 时间、温度、反应气体顺序及推进, 推出速率等编入程序形成配方 recipe
- 5、垂直炉管反应炉: 层流状态 (laminar gas flow)
- 6、快速升温反应炉: 通常反应炉每分钟升温几度, 快速升温炉可以每分钟十几度;
- 7、快速加热工艺 (RTP): RTP 工艺是基于热辐射原理, 其应用减少了工艺所需的热预算 (thermal budget), 用于氧化的 RTP 系统也叫做快速热氧化 (Rapid Thermal Oxidation, RTO) 系统。其他应用 RTP 技术的工艺包括: 湿氧化、局部氧化、离子注入后的源极/漏极的活化、LPCVD 多晶硅、无定形硅、钨、硅化物、LPCVD 氮化和 LPCVD 氧化。
- 8、高压氧化: 采用高压后一种解决方案是降低反应温度, 每增加一个大气压温度可以降低 30°C ; 另一种方案是用高压系统来维持正常的反应速度, 减少氧化时间。
 - a.可以解决在局部氧化中 (LOCOS) 产生的“鸟嘴”问题;
 - b.氧化前晶圆的清洗: 机械清洗—RCA 湿洗—氢氟酸 (HF) 或稀释的氢氟酸清洗;
- 9、氧化工艺: 实际的氧化是在炉管反应炉中, 在不同的气体循环中进行的 (氮气-氧气-氮气循环)
 - a.气源: 氧气、氧气中的氯气 (Cl₂)、氯化氢 (HCl)、三氯乙烯 (TCE) 或氯仿 (TCA);
 - b.后氧化评估: 一些评估由操作员在线实行、另一些评估由质量控制实验室离线实施;
 - c.表面检测: 高亮度紫外线下对每片晶圆进行检测;
 - d.氧化厚度: 检测技术包括颜色比较、边缘记数、干涉、椭偏仪、刻纹针振幅仪和电子扫描显微镜;
 - e.氧化和炉管清洗: 颗粒、污点及移动离子污染最小化; 绝缘材料的强度; 氧化层的折射率;
- 10、阳极氧化: 硅晶圆连在正极 (阳极) 上, 同时槽连在负极 (阴极) 上, 两种均沉浸在 KNO₃ 溶液里。阳极氧化的基本应用是在晶圆表面形成掺杂浓度的曲线;
- 11、热氮化: 氮化硅膜 (Si₃N₄), 硅表面暴露在氨气 (NH₃) 中而生成氮化硅。某些高级器件中也使用氧氮化硅膜。

第八章 基本光刻工艺流程—从表面准备到曝光

1、光刻工艺是一种用来去掉晶圆表面层上所规定的特定区域的基本操作(Photolithography、Photo masking、Masking、Oxide、Metal Removal-OR,MR、Microlithography)

分辨率-resolution 特征图形尺寸-feature size 图像尺寸-image size 定位图形-Alignment or Registration 聚合-polymerization 抗刻蚀的-etch resistant or Resist or Photoresist 亮场掩膜版-clear field mask 光溶解-photosolubilization ;

负胶+亮场或正胶+暗场形成空穴 ; 负胶+暗场或正胶+亮场形成凸起 ;

2、光刻十步法 :

表面准备—涂光刻胶—软烘焙—对准和曝光—显影—硬烘焙—显影目测—刻蚀—光刻胶去除—最终目检 ;

3、基本的光刻胶化学物理属性 :

a、组成 : 聚合物+溶剂+感光剂+添加剂

普通应用的光刻胶被设计成与紫外线和激光反应 , 它们称为光学光刻胶 (optical resist) , 还有其它光刻胶可以与 X 射线或者电子束反应 ;

负胶 : 聚合物曝光后会由非聚合态变为聚合状态 , 形成一种互相粘结的物质 , 是抗刻蚀的 , 大多数负胶里面的聚合物是聚异戊二烯类型的 , 早期是基于橡胶型的聚合物 ;

正胶 : 其基本聚合物是苯酚-甲醛聚合物 , 也称为苯酚-甲醛 Novolak 树脂 , 聚合物是相对不可溶的 , 在用适当的光能量曝光后 , 光刻胶转变成可溶状态 ;

化学放大光刻胶-chemically amplified resist 负胶光敏剂-Bis-aryldiazide 正胶光敏剂-O-naphthaquinonediazide

b、光刻胶的表现要素 :

分辨率: resolution capability、纵横比-aspect ratio (光刻胶厚度与图形打开尺寸的比值、正胶一般比负胶有更高的纵横比);

粘结能力: 负胶的粘结能力通常比正胶强一些;

曝光速度、灵敏性和曝光源: 反应速度越快, 在光刻蚀区域晶圆的加工速度越快; 灵敏性是会导致聚合或者光溶解发生所需要的能量总和相关的; 波长越短的射线能量越高;

工艺宽容度: 工艺维度越宽, 在晶圆表面达到所需要尺寸的可能性就越大;

针孔: 针孔是光刻胶层尺寸非常小的空穴, 光刻胶层越薄, 针孔越多, 典型的权衡之一;

微粒和污染水平、阶梯覆盖度和热流程;

c、正胶和负胶的比较:

直到 20 世纪 70 年代中期, 负胶一直在光刻工艺中占主导地位, 到 20 世纪 80 年代, 正胶逐渐被接受。两者相比优缺点如下: 正胶的纵横比更高、负胶的粘结力更强曝光速度更快、正胶的针孔数量更好阶梯覆盖度更好, 但成本更高、正胶使用水溶性溶剂显影而负胶使用有机溶剂显影;

d、光刻胶的物理属性:

固体含量: solid content 一般在 20%-40%;

粘度: 测试方法有落球粘度计量器、Ostwald-Cannon-Fenske 方法、转动风向标法、粘度单位是厘泊 (centipoise), 另一种单位称为 kinematic 粘度, 它是 centistoke, 由 粘度 (厘泊) 除以光刻胶密度而得到, 默认温度为 25 度;

表面张力; 折射系数: index of refraction, 对于光刻胶其折射率和玻璃接近约为 1.45;

储存与控制: 光热敏感度、粘性敏感度、清洁度.....

4、光刻工艺剖析:

a、表面准备:

微粒清除: 高压氮气吹除、化学湿法清洗、旋转刷刷洗、高压水流;

脱水烘焙: 低温烘焙 (150~200°C), 憎水性-hydrophobic 亲水性-hydrophilic

晶圆涂底胶: HMDS (六甲基乙硅烷) 沉浸式涂底胶、旋转式涂底胶、蒸气式涂底胶;

b、涂光刻胶:

普通的光刻胶涂胶方法有三种: 刷法、滚转方法和浸泡法, IC 封装用光刻胶的涂布方法如下:

静态涂胶工艺、动态喷洒、移动手臂喷洒、手动旋转器、自动旋转器、背面涂胶;

c、软烘焙:

热传递的三种方式: 传导、对流和辐射;

常用的软烘焙加热方式如下: 对流烘箱、手工热板、内置式单片晶圆加热板、移动带式热板、移动带式红外烘箱、微波烘焙、真空烘焙、

d、对准和曝光 (A&E):

对准系统的性能表现: 对准系统包含两个主要子系统、一个是要把图形在晶圆表面上准备定位,

另一个是曝光子系统, 包括一个曝光光源和一个将辐射光线导向晶圆表面上的机械装置;

对准与曝光系统: 光学 (接触式、接近式、投影式、步进式), 非光学 (X 射线、电子束);

曝光光源: 高压汞灯、准分子激光器、X 射线及电子束;

对准法则: 第一个掩膜版的对准是把掩膜版上的 Y 轴与晶圆上的平边成 90° 放置, 接下来的掩膜都用对准标记 (又称靶) 与上一层带有图形的掩膜对准。对准误差称为未对准 (misalignment);

光刻机的分类: 接触式光刻机、接近式光刻机、扫描投影光刻机、步进式光刻机、分布扫描光刻机、X 射线光刻机、电子束光刻机、混合和匹配光刻机;

曝光后烘焙 (PEB): 驻波是使用光学曝光和正性光刻胶时出现的问题, 一种减少驻波效应的方法是在曝光后烘焙晶圆, PEB 的时间和温度的规格是烘焙方法、曝光条件以及光刻胶化学所决定的。

第九章 基本光刻工艺流程—从曝光到最终检验

1、显影：通过对未聚合光刻胶的化学分解来使图案显影，显影技术被设计成使之把完全一样的掩膜版图案复制到光刻胶上。

a.负光刻胶显影：二甲苯或 stoddart 溶剂显影，n-丁基醋酸盐冲洗；

b.正光刻胶显影：碱（氢氧化钠或氢氧化钾）+水溶液、或叠氮化四甲基铵氢氧化物的溶液（TMAH）；

c.湿法显影：

沉浸-增加附属方法提高显影工艺，机械搅动、超声波或磁声波等；

喷射-对负胶而言是标准工艺，对温度敏感的正胶却不是很有效，隔热冷却（adiabatic cooling）；

混凝-是用以获得正胶喷射显影工艺优点的一种工艺变化；

等离子去除浮渣-不完全显影造成的一个特俗困难叫做浮渣（scumming），用氧等离子去除；

d.干法（或等离子）显影：干法光刻胶显影要求光刻胶化学物的曝光或未曝光的部分二者之一易于被氧等离子体去除，换言之图案的部分从晶圆表面上氧化掉，一种 DESIRE 的干法显影工艺会使用甲基硅烷和氧等离子体

2、硬烘焙：与软烘焙一样通过溶液的蒸发来固化光刻胶，常见工艺流程如下：

显影—检验—硬烘焙—刻蚀；显影/烘焙—检验—刻蚀；显影/烘焙—检验—重新烘焙—刻蚀；

硬烘焙温度的上限是以光刻胶流动点而定，高温烘焙会产生边缘线等不良现象；

3、显影检验（develop inspect DI）：目的是区分那些有很低可能性通过最终掩膜检验的晶圆、提供工艺性能和工艺控制数据、以及分拣出需要重做的晶圆；

a.晶圆被返回掩膜工艺称为重新工艺处理（rework 或 redo）<10% 5%比较理想

b.检验方法：人工检验（1 倍检验）、显微镜检验（随机抽样 random sampling）、关键尺寸（Critical Dimension, CD）、自动检验

c.显影检验拒收的原因：检验遵循“首先-不足”（first-fail basis）原理

碎晶圆、划伤、污染、小孔、MA、桥接、不完全显影、光刻胶翘起、曝光不足、无光刻胶、光刻胶流动、不正确的掩膜版、CD.....

4、刻蚀：主要有湿法和干法刻蚀，两种方法的主要目标是将光刻掩膜版上的图案精确地转移到晶圆的表面，其他刻蚀工艺的目标包括一致性、边缘轮廓控制、选择性、洁净度和成本最低化；

a.湿法刻蚀: 历史上的刻蚀方法一直是使用液体刻蚀剂沉浸的技术, 对于晶圆被刻蚀剂污染的担忧由增加出口过滤器 (point-of-use filter) 来解决; 不安完全刻蚀、过刻蚀 (overetch)、各向异性刻蚀 (anisotropic)、各向同性刻蚀 (isotropic)、底切 (undercutting)、选择性 (selectivity)

■硅湿法刻蚀: 硝酸加氢氟酸的混合水溶液, 醋酸等可用来控制放热反应;

■二氧化硅湿法刻蚀: 基本的刻蚀剂是氢氟酸(HF), 实际中用 49%的氢氟酸与水或氟化胺与水混合。氟化胺[NH₂HF]来缓冲会加速刻蚀速率的氢离子的产生, 这种刻蚀溶液称为缓冲氧化物刻蚀 (buffered oxide etche) 或 BOE ;

■铝膜湿法刻蚀: 对于铝和铝合金有选择性的刻蚀溶液是基于磷酸的 (含有磷酸、硝酸、醋酸、水和湿化代理物 16 : 1 : 1 : 2), 可有效消除雪球 (snow ball) 等气泡现象;

■淀积氧化物湿法刻蚀 (铝膜上的二氧化硅钝化膜), 一般用 BOE 溶液刻蚀, 但容易造成 Brown 或 stain, 受青睐的刻蚀剂是氟化胺和醋酸 1 : 2 的混合水溶液;

■氮化硅湿法刻蚀: 180°C热磷酸溶液, 一般光刻胶承受不了此温度和刻蚀速率, 改用干法;

■湿法喷射刻蚀: 其主要优点是喷射的机械压力而增加了精确度、减小污染、可控性更强、工艺一致性更好, 缺点在于成本以及压力系统中有毒刻蚀剂的安全性和对机器老化性的考验;

■蒸气刻蚀: 用 HF 蒸气在密封的系统中进行 (一种新的技术);

■小尺寸湿法刻蚀的局限:

湿法刻蚀局限于 3 微米以上的图案尺寸;

湿法刻蚀为各向同性刻蚀导致边侧形成斜坡;

湿法刻蚀工艺要求冲洗和干燥步骤;

液体化学品有毒害;

湿法工艺具有潜在的污染;

光刻胶粘结力的失效导致底切。

b.干法刻蚀 (dry etching): 等离子体、离子束打磨 (刻蚀) 和反应离子刻蚀 (RIE)

■等离子体刻蚀: 桶形刻蚀机 (barrel etcher)、平面等离子刻蚀机、电子回旋加速器共振(ECR)、高密度反射电子、Helicon 波、感应耦合等离子 (ICP)、变压器耦合等离子体(TCP)等;

等离子体系统的刻蚀率由系统设计和化学品两个主要因素决定, 其它因素是离子浓度和系统压力; 辐射损伤 (对晶圆的辐射 radiation 或对等离子体 plasma 的损伤、非导体损耗 dielectric

wearout、下游等离子体 downstream plasma);

选择性是等离子体刻蚀工艺的一个主要的考虑事项,用于控制选择性的 4 种方法是刻蚀气体配比的选择、刻蚀率、接近工艺结束时的气体稀释来减缓对下层的刻蚀、在系统中使用结束点探测器,其他关注的问题还有:污染、残余物、腐蚀以及所有权成本;

■离子束刻蚀:离子束刻蚀是一个物理工艺,动力传输 (momentum transfer)、喷溅刻蚀 (sputter etching) 或离子打磨 (ion milling); 材料的去除是非常有方向性 (各向异性), 导致良好的小开口区域的精密度,因为是物理工艺,离子打磨的选择性差;

■反应离子刻蚀 (RIE): 结合了前二者的优点,一个主要优点是在刻蚀硅层上的二氧化硅层, RIE 系统已成为用于最先进生产线中的刻蚀系统;

■干法刻蚀中光刻胶的影响:残余的氧气会刻蚀光刻胶层、温度过高会使光刻胶被烘焙、再一个和温度相关的问题是光刻胶的流动倾向而使图案变形、边侧聚合物 (sidewall polymer) 沉积变成金属氧化物而难以去除;

5、光刻胶的去除:光刻胶去除剂被分成综合去除剂和专用于正胶及负胶的去除剂,它们也根据晶圆表层类型被分成有金属的和无金属的;

■无金属表面的湿法去除:硫酸和氧化剂溶液 (过氧化氢或过硫酸盐胺)、硝酸做氧化剂;

■有金属表面的湿法化学去除:酚有机去除剂、溶液/胺去除剂、特殊湿法去除剂;

■干法去胶:等离子场把氧气激发到高能状态,因而将光刻胶成分氧化为气体由真空泵从反应室吸走 Ashing ;

■离子注入后和等离子去胶:一般地用干法工艺来去除或减少光刻胶,然后加以湿法工艺;

6、最终目检:与显影检测是一样的规程,只是大多数的拒收是无法挽回的,在显影目检中应已被区分并从批料中拿出的晶圆叫做“显影目检漏掉” (develop inspect escapes)

7、光刻版制作:

主要步骤:玻璃/石英板的形成—沉积铬涂层—光刻胶涂层—涂层曝光—图案显影—图案刻蚀—光刻胶去除

工艺流程:电路平面设计—数字化—流程 A+激光电子束直接写入流程 B 和流程 C ;

流程 A 图案产生-掩膜版-母版处理-接触印刷附属版-工作版处理-晶圆曝光 (接触/接近/投射);

流程 B 光刻版-光刻版处理-晶圆曝光 (stepper);

流程 C 母版-掩膜版处理-晶圆曝光 (接近/投射)

第十章 高级光刻工艺

1、ULSI/VLSI 集成电路图形处理过程中存在的问题：

光学曝光设备的物理局限、光刻胶分辨率的限制、许多与晶片表面有关的问题；

使用光学光刻技术解析 0.5 微米和 0.3 微米的图形需要对虚像(aerial images)有很好的控制，控制方法主要从三个方面入手：光学系统分辨率、光刻胶分辨率和晶片表面问题，第四个方面是刻蚀图形定义问题；

2、光学系统分辨率控制：(光刻分辨率工艺路线图)

I 线→I 线+ARI→I 线+OAI/深紫外光/深紫外光+OAI 或 PSM→I 线+ OAI 或 PSM/深紫外光+ARI 或 OAI→I 线+PSM/深紫外光+OAI 或 PSM→深紫外光+PSM (最小分辨率减小，ARI 环形灯光源、OAI 偏轴光源、PSM 相位偏移掩膜)

a.改进的曝光源：紫外光 UV 和深紫外光 DUV ,汞灯(I 线 365nm H 线 405nm G 线 436nm 中紫外线 313nm、深紫外线 245nm)；

b.受激准分子激光器：XeF 351nm XeCl 308nm RF 248nm AF 193nm；

c.聚焦离子束：系统稳定性非常差；

d.X 射线：需要特制掩膜版(金做阻挡层) 成本非常高；

e.电子束：电子束光刻是一门成熟的技术，无需掩膜版，直接书写(direct writing)，光刻胶曝光顺序分为光栅式和矢量式；成本也比较高

3、其他曝光问题：

a.镜头的数值孔径(NA)、可变数值孔径透镜(景深 DOF 和视野)、离轴光线；

b.对比效应、景物反差；

c.周相移动掩膜版(PSM)、(交互狭缝 AAPSM、亚分辨率及镶边) 周向移动掩膜版；

d.光学临近纠偏掩膜版(OPC)；

e.环孔照射(annular ring illumination)；

4、掩膜版薄膜 (pellicle):

是一层在框架上拉伸平铺的无色有机聚合物薄膜,用硝化纤维 NC 或醋酸纤维 AC 制成;

5、晶圆表面问题:(表面的反射率、表面地形差异、多层刻蚀等等)

a.光刻胶的光散射现象:

b.光刻胶里面的光反射现象;

c.防反射涂层 (ARC) /上涂防反射层 (TAR)

d.驻波问题,用 PEB 曝光后烘焙、染色剂、防反射涂层等方式改善;

e.平整化:解决景深问题,解决阶梯处由光反射造成的金属图形凹口等问题;

6、先进的光刻胶工艺:

a.复层光刻胶/表面成像:双层或三层光刻胶工艺,便携式共形层(portable conformal layer);

b.硅烷化作用/DESIRE 工艺:扩散加强硅烷化光刻胶,硅烷化反应 (silyation process)、顶面成像 (TSI, top surface image);

c.聚酰亚胺平整层;

d.回刻平整;

e.铜制程工艺:铜制程 dual damascene ;

f.化学机械研磨:

■可以达到晶圆表面整体平整化;

■研磨移去所有表面物质;

■适用于多种物质表面;

■使高质量的铜制程和铜化金属层称为可能;

■避免使用有毒气体;

■费用低

7、化学机械研磨 (CMP):

主要参数如下:研磨垫的构成、研磨垫的压力、研磨垫旋转速度、机台旋转速度、磨粉浆的流

速、磨粉浆的化学成分、磨粉浆的物质选择性、表面物质、几何图形；

衡量化学机械研磨的主要指标：表面机械条件、表面化学性质、表面洁净度、生产率、费用；

a.研磨垫：由铸型用聚亚氨酯泡沫材料和填料、聚亚胺酯填充垫等制成，具有多孔性、压缩性和硬度等特性；

b.磨粉浆：细小的硅石、二氧化硅、添加剂等，关键参数是 PH 值、流体力学参数和磨粉浆刻蚀选择性；

c.研磨速度：主要影响因素有研磨垫的参数、磨粉浆的种类和磨粉尺寸、磨粉浆化学组成等；

d.平整性：随着多层金属设计的采用，平整性并不易达到，铜、钨连接柱、钽、IDL 等挑战；

e.化学研磨后的清洗：机械刷拂去或用高压水柱冲去，化学清洁一般采用与其它 FEOL 清洗相同的技术，需特别注意铜污染；

f.CMP 设备：晶圆搬运机械手、在线测量和洁净度监测装置，目标是“干进干出”；

8、化学机械研磨（CMP）相关：

a.回流：硅酸硼玻璃（BSG）、旋涂玻璃层（SOG）；

b.双掩膜版防止针孔缺陷；

c.图像反转；

d.对比增强层（CEL）：降低对比阈值（contrast threshold）；

e.染色光刻胶：吸收辐射光线、消弱反射光影响、减小驻波效应、改变显影时光刻胶聚合物的分解率；

9、改进刻蚀工艺：

底基剥离工艺、自对准结构（self-aligned structure）、刻蚀轮廓控制；

10、光学光刻的前景：

由于 X 射线和电子束光刻技术的费用昂贵，光学系统可持续改进以满足更小图形尺寸的要求，在无光学系统技术占领半导体以前，“亚深紫外线”可能会成为下一个重要的光学光刻技术进步。

第十一章 掺杂

1、结的定义: 结 (junction) 就是富含电子区域 (N 型区) 与富含空穴区域 (P 型区) 的分界处, 具体位置就是电子浓度和空穴浓度相同的地方, 靠热扩散或离子注入可形成结;

2、掺杂区和结的扩散形成:

a.扩散: 是一种材料通过另一种材料的运动, 是一种自然的化学过程。两个必要条件一是一种材料的浓度必须高于另外一种材料的浓度, 其次是系统内部必须有足够的能量使高浓度的材料进入或通过另一种材料;

b.NP 结: 掺杂区中 N 型原子的浓度较高, 反之 PN 结掺杂区中 P 型原子的浓度较高;

c.扩散工艺的目的:

- 在晶圆表面产生具体掺杂原子的数量 (浓度);

- 在晶圆表面下的特定位置处形成 NP (或) PN 结;

- 在晶圆表面层形成特定的掺杂原子 (浓度) 分布。

d.横向 (lateral) 或侧向 (side) 扩散、同型掺杂 (不会形成结);

e.结的图形显示、浓度随深度变化的曲线;

3、扩散工艺的步骤 固态扩散工艺 (solid-state diffusion) 形成结需要两步 淀积 (deposition) 和推进氧化 (drive-in-oxidation), 均在水平或垂直的炉管中进行。

a.淀积: 预淀积 (predeposition、dep、predep), 受制约因素一是特定杂质的扩散率 (diffusivity), 另一个因素是杂质在晶圆材质中的最大固浓度 (maximum solid solubility), 还有一个就是温度及掺杂源材料;

b.淀积步骤: 预清洗与刻蚀—炉管淀积—去釉—评估;

c.扩散源: 液态源 (BBr₃、POCl₃...)、气态源 (AsH₃、B₂H₆...)、固态源 (匙、近邻固态源 solid neighbor source、旋转涂抹);

d.封闭炉管淀积: IBM 开发的, 在抽真空、密封低压的石英舱中进行淀积, 成本太高;

e.推进氧化: 推进 (drive-in)、扩散 (diffusion)、再氧化 (reoxidation、reox) 作用如下:

■杂质在晶圆中向深处的再分布；

■氧化晶圆的暴露表面；

f.氧化的影响：N 型的堆积效应（pile-up）和 P 型的耗尽效应；

4、离子注入：传统热扩散对先进电路的生产有所限制，集中在以下五个问题：横向扩散、超浅结、粗劣的掺杂控制、表面污染的阻碍和错位的产生。离子注入克服了扩散的限制，同时也提供了额外的优势。

a.离子注入的概念：扩散是化学过程，离子注入是物理过程，不依赖于杂质与晶圆材质的反应，类似火炮将炮弹打入墙中；

b.离子注入系统：一台离子注入机是多个极为复杂精密的分系统的集成。离子注入机可分为：中等束流和高束流设备（晶圆电荷积累问题）、高能量与氧离子注入机等；

5、离子注入系统组成：

a.离子注入源：气态为主（PF₅、AsF₅、BF₃、SbF₃、PF₃...），偶尔有固态源（P₂O₅）；

b.离化反应室：离化反应腔中进行，或者采用冷阴极的方法；

c.质谱分析和离子选择：分析（analyzing）、质谱分析（mass analyzing）、选择（selection）、离子分离（ion separation）；

d.加速管：将离子加速到足够高速度获取高动量（momentum）以穿透晶圆表面；

e.束流聚焦：用静电或磁透镜将离子聚焦为小尺寸束流或平行束流带；

f.束流中和：抑制中性粒子流的方法是通过静电场板的方法；

g.束流扫描、机械扫描和模板，一般用前二者结合的方式；

h.靶室：又称为终端舱室，包括扫描系统与进出机械装置

6、离子注入掩膜：离子注入的一个优点是多种类型的掩膜都可以有效地阻止离子束流，使用光刻胶薄膜而不是刻蚀开的氧化层作为掩膜提供了与垂直工艺相同的尺寸控制优势，取消了刻蚀步骤以及它所引入的变化；

7、离子注入区域的杂质浓度：原子数量由束流密度、和注入时间决定，其具体位置与离子能量、晶圆取向、离子的停止机制有关，停止机制基于晶体内部带负电的电子的减速以及与晶圆原子

核的碰撞的交互作用, 由此带来的问题是:

a.晶体损伤: 晶格损伤、损伤群簇、空位-间隙;

b.退火: 可修复晶体损伤和注入杂质的电激活, 采用 RTP 技术;

c.沟道效应: 可通过以下几种技术最小化: 表层的不定型阻碍层、晶圆方向的扭转、以及在晶圆表面形成损伤层;

8、离子注入的评估:

a.四探针测试仪用于测试该层的方块电阻(扩散电阻技术、容-压技术、决定剖面浓度、剂量和结深), 结深也可以用斜角染色法来决定;

b.对于注入层, 一种被称为 Van Der Pauw 结构的特殊结构有时被用来替代四探针测试仪;

c.离子注入的特殊测试技术是光学剂量测定, 要求旋转涂有光刻胶的圆盘形成等高线图;

9、离子注入的应用: 离子注入可成为任何淀积的替代工艺, 一个特别的挑战是超浅结, 一个主要应用是 MOS 栅阈值电压的调整。在双极技术中离子注入被用来形成各种晶体管部件, 离子注入适合 MOS 和双极电路中的电阻形成。

10、掺杂的前景展望: 一种新技术是等离子掺杂(plasma doping), 也称为 PLAD, 目前为止离子注入将半导体工业带入亚 0.10 微米的掺杂技术, 其好处有:

■10 的 10 次方至 16 次方每平方厘米范围内的精确剂量控制;

■大面积区域的均匀性;

■通过能量的选择控制杂质的分布剖面;

■较容易地注入所有杂质元素;

■最小化的侧向扩散;

■注入非掺杂原子;

■可透过表面层注入;

■对于不同的掺杂可选择不同的掩膜材质;

■深阱区(倒退区)的特别分布剖面。

第十二章 淀积

1、虽然掺杂的区域和 PN 结形成电路中的有源元件,但是需要各种其它的半导体、绝缘介质和导电层完成器件/电路的电器性能,其中的一些是通过化学气相淀积 CVD 和物理气相淀积 PVD 的方式淀积在晶圆的表面;常规的淀积层有:掺杂的硅层(外延层)、金属间的绝缘介质层(IMD)、金属间的导电连线、金属导体层和最后的钝化层;半导体薄膜的参数:

- 厚度/均匀性;(高纵横比模式)
- 表面平整度/粗糙度;
- 组成/核粒(grain)尺寸;
- 自由应力;
- 纯净度;
- 完整性;
- 电容;(金属传导层-高传导、低电阻低电容的低k介质;绝缘介质-高电容或高k值介质)

关于 low-k 值和 high-k 值可参看另一篇日志:什么是 Low-K?什么是 High-K?

2、化学气相淀积 CVD 基础:

a.淀积(deposition)指一种材料以物理的方式沉积在晶圆表面上的工艺过程,而生长膜是从晶圆表面的材料上生长形成的;

b.一般通过四种化学反应来形成薄膜:高温分解反应、还原反应、氧化反应和氮化反应;

c.淀积薄膜的生长过程:成核过程(nucleation)、核生长、岛结合;

d.基本 CVD 系统设计:气体箱、反应室、能源柜、晶圆托架(舟体)和装载、卸载机械装置;

e.CVD 的工艺步骤:与氧化或扩散类似,包括预清洗、淀积和评估(阶梯覆盖、纯度等等);

3、CVD 系统分类:常压(AP)、低压(LP)、等离子体、气相外延、分子束外延...

a.常压化学气相淀积 APCVD:

- 水平管-热感应式 APCVD;
- 桶式-辐射感应加热 APCVD;
- 饼式热感应 APCVD;

■连续传导加热 APCVD ;

■水平热传导 APCVD ;

b.低压化学气相淀积 LPCVD:

■水平对流热传导 LPCVD

■超高真空 CVD(UHV/CVD)

■LPCVD 主要优点如下 :

较低的化学反应温度 ;

良好的阶梯覆盖和均匀性 ;

采用垂直方式的晶圆装卸 , 提高了生产率和降低了在微粒中的暴露 ;

对气体流动的动态变化依赖性低 ;

气相反应中微粒的形成时间较少 ;

反应可在标准的反应炉内完成 ;

c.增强型等离子体 (PECVD)

■水平垂直流 PECVD ;

■桶式辐射加热 PECVD ;

■水平管 PECVD ;

■高密度等离子体 CVD (HDPCVD);

d.气相外延 VPE

e.分子束外延 MBE

f.金属有机物 CVD (MOCVD)、MOVPE...

4、淀积膜 : 采用 CVD 技术淀积的薄膜 , 按电性能可分为半导体膜、绝缘体膜和导体膜 ;

5、淀积的半导体膜 : 制造高质量的器件和电路 , 批量晶圆的使用还存在着一些不足 , 晶圆的质量、掺杂范围和掺杂的控制等因素限制了批量晶圆的使用 , 同时也限制了高性能双极型晶体管的制造 , 解决的方法是硅淀积 , 称为外延层 (epitaxial layer) , 其中包括同外延 (homoepitaxial) 和异外延 (heteroepitaxial) ;

6、外延硅 : 外延 (epitaxial) 来源于希腊字意为 “安排在上面” , 在半导体技术中指薄膜的单

晶结构：

■四氯化硅 (SiCl_4) 化学源；

■硅 (SiH_4) 化学源；

■ SiH_2Cl_2 化学源；

■外延薄膜掺杂；

■外延膜的质量；(尖刺 spike 位错 stacking faults 图案迁移 pattern shift 自动掺杂 autodoping 外溢扩散 out-diffusion)

■CMOS 外延；

■外延工艺；

■选择性外延硅；

7、多晶硅和非晶硅淀积：随着硅-栅 MOS 器件的出现，多晶硅才在器件结构中得以应用，硅-栅器件技术加速了淀积多晶硅薄膜的可靠工艺的需求。80 年代后，多晶硅似乎成了先进器件材料的主力军，除 MOS 栅外，还用在 SRAM 器件的负载电阻、沟槽填充、EEPROM 中的多层聚合物、接触阻隔层、双极型器件的发射极和硅化物金属配置中的一部分。大多数的多晶硅层是采用 LPCVD 系统进行淀积的。

8、SOS 和 SOI

SOS : Silicon on Sapphire (蓝宝石) SOI : Silicon on Insulator (绝缘体硅) SIMOX

9、绝缘体和绝缘介质：

a.二氧化硅：Vapox、Pyrox、Silox、TEOS (Tetraethyl Orthosilicate)；

b.掺杂的二氧化硅；

c.氮化硅；

10、导体：

传统的铝和铝合金的金属导体采用蒸发或溅射的方法进行淀积、对硅-栅 MOS 晶体管，则采用多晶硅掺杂淀积。多层金属结构和新导电材料的出现，将 CVD 和 PVD 技术延伸到导电金属领域。

第十三章 金属淀积

1、金属薄膜在半导体技术中最一般和最常见用途就是表面连线,把各个元件连接到一起的材料、工艺、连线过程一般称为金属化工艺(metallization)或者金属化工艺流程(metallization process):

a.单一导体层金属:连接孔(contact hole)、连接(contact)、导线(lead)、金属线(metal line)、互相连接(interconnect)、合金化(alloying);

b.多层金属导线框架:金属间绝缘层(IDL 或 IMD)、重复 IMD-接线柱-金属淀积-光刻过程;

c.不管金属化系统的机构如何,它必定符合以下的条件:

- 良好的电流负载能力(电流密度);
- 和晶片表面(通常是 SiO₂)具有良好的粘合性;
- 易于光刻;
- 和晶片材料具有良好的电接触性能;
- 高纯度;
- 耐腐蚀;
- 具有长期的稳定性;
- 能够淀积出均匀而且没有“空洞”和“小丘”的薄膜;
- 均匀的颗粒结构;

2、导体:

a.铝:与硅的接触电阻较小,电阻较低,有很好的电流负载能力,对硅氧化物有很好的粘合性,易于光刻;

b.铝硅合金:某种程度上解决了用纯铝导线存在的晶片表面的浅结点导致的短路问题;

c.铝铜合金:某种程度上解决了用纯铝导线容易碰到的“电迁移”问题,但同时增加了淀积设备和工艺的复杂性、以及造成了不同的刻蚀率;

d.铜:铜工艺和新型的低电容 low-k 值介质结合使用降低 RC 系统常数,并且需要发展双波纹光刻技术,采用化学机械抛光 CMP 工艺来配合铜工艺;

e.隔离金属层:钛化钨(TiW)、氮化钛(TiN)、钽(Ta).....;

f.难熔金属和难熔金属的硅化物:难熔金属和难熔金属的硅化物具有较低的接触电阻,这些难熔金属主要包括钛(Ti)、钨(W)、钽(Ta)、钼(Mo)等,现代集成电路设计一般将其作为互相连接(接线柱)、隔离层或导电层,另一个广泛应用是在多层金属结构中填充连接孔(过孔填充 plug filling)

g.掺杂的多晶硅:掺杂的多晶硅能够和晶体硅形成良好的欧姆接触,具有较低的接触电阻,但

和金属材料比它的电阻还是太高了, 因此有必要制造一个多晶硅和硅化物的多金属堆叠, 称为多晶硅结构。

3、金属薄膜的用途:

a.MOS 栅极 (gate) 和电容器极板;

b.熔断丝: 允许对芯片存储部分的数据进行局部编程;

c.背面电镀; 晶片分检前用蒸发的方法把金淀积在晶片背面起焊接材料的作用;

4、淀积方法:

a.真空蒸发: 灯丝蒸发、电子束 (E-beam gun) 蒸发、快速电炉蒸发, 属于化学工艺;

b.溅射淀积(PVD): 溅射是物理工艺, 称为物理气相淀积 PVD, 通过动量转移现象(momentum transfer) 将靶材 (target) 上分子或原子轰出停落在晶圆上, 常用的四种溅射方法是: 直流二级溅射、射频二级溅射、三级溅射、磁控溅射;

c.金属化学气相淀积: LPCVD 不需要昂贵的真空设备、而且提供了稳定的阶梯覆盖度和较高的生产效率, 通常用 CVD 淀积难以控制的金属膜, 其中主要是钨 W;

5、真空泵: LPCVD、离子注入、蒸发和溅射工艺都需要在低压 (真空) 反应室进行

a.选择和使用真空泵的基本原则:

- 要求的真空度;
- 所抽气体 (象氢气一样轻的气体很难被抽出);
- 抽气速率;
- 总的抽气量;
- 处理冲击负载的能力 (周期性外溢气体);
- 抽取腐蚀性气体的能力;
- 服务和维护要求;
- 停机时间;
- 成本

b.常见真空泵的类型:

- 机械真空泵 (blower); 油封式 oil sealed、无油式 oilless、涡轮式 scroll、罗茨式 roots ;
- 油扩散泵: 需要使用冷收集器 (cold trap);
- 低温泵: 利用气体分子在低温表面上凝结的原理;
- 离子泵: 是另一种捕集型泵, 又称溅射离子泵(sputter ion pump)或收集泵(getter pump);
- 涡轮分子泵: 类似喷气式飞机涡轮引擎, 涡轮泵的附带泵是拖拽式 (drag type) 泵。

第十四章 工艺和器件评估

1、从工艺控制和改进的观点来看,关于测量的收集分为三大类:一是包括对测试晶圆和实际器件电性的测量;二是直接测量某些物理参数例如层的厚度、宽度、组成等等;三是测量晶圆和材料内部的污染;

2、晶圆的电性测量:

a.电阻和电阻率及其测量:四探针测试仪(还可测试方块电阻及导电层厚度)

b.掺杂浓度、深度图解法(扩散电阻、阳极氧化技术)

c.二次离子质谱法(SIMS)

d.差动霍尔效应(DHE)

e.氧化层击穿(BVox或击穿电压、GOI)

f.物理测试方法(FIB)

3、晶圆层厚的测量:

a.颜色(由透明镀膜材料的反射系数、观察角度和镀膜的厚度决定)

b.条纹法

c.分光光度计/反射系数

d.椭圆偏仪

e.触针

4、晶圆的结深:

a.凹槽和斑点(刻蚀技术和点解斑点)

b.扫描电镜(SEM)厚度测量

c.扩散电阻测试法(SRP)

d.二次离子质谱法(SIM)

e.扫描电容显微镜(SCM)及原子力显微镜(AFM)

5、关键尺寸(CD)和线宽测量:

a.准线和图像对比尺寸测量

b.反射

c.扫描电镜(SEM)

6、污染物和缺陷检测:

a.1x 直观表面检测技术

b.1x 平行光

c.1x 紫外线

d.显微镜技术

■亮场显微镜

■暗场测量

■共焦显微镜

■其他显微镜技术 (相衬和荧光)

■扫描电镜 (SEM)

■透射电镜 (TEM)

■SEM 能量飞散 X 射线光谱学 (SEM/EDX)

e.自动在线缺陷检测系统

7、总体表面特征 :

a.原子力显微镜 (AFM)

b.散射仪

8、污染认定 :

a.俄歇光谱 , 扫描俄歇微量分析 SAM

b.电子分光镜的化学分析

c.飞行时间二次离子质谱法 (TOF-SIMS)

d.气相分解/原子吸收光谱

9、器件电学测量 :

a.设备 (检测机)

b.电阻器

c.二极管

d.双极型晶体管

e.MOS 晶体管

f.电容-电压曲线(非接触电容-电压测量)

g.器件失效分析-发射显微镜

第十五章 晶圆加工中的商务因素

1、制造和工厂经济：

尽管有在工艺、成本以及市场方面的诸多变化，衡量芯片制造领域的财政状况的方法依然相同：即对于芯片厂售出的有功能的芯片，每片的成本如何（the cost per functioning die shipped out of fabrication）等；在因拥有了封装能力而完全扩展为商业工厂后，衡量方式又变成每一片售出的芯片成本（the cost per die shipped）；在百万级的集成电路世界，每个晶体管的成本正成为一个指示参数。

2、晶圆的制造成本：

a.固定成本：

- 管理费用（行政人员数量增长快于生产人员；工厂设施成本及设施维护费用等）

- 设备（折旧）

b.非固定成本

- 材料：直接材料（进入到芯片中或加在芯片上的材料）和非直接材料（掩膜版等化学品）

- 劳动力：直接劳动力和非直接劳动力

- 良品率：有良品率的芯片成本（yielded die cost）和未有良品率的芯片成本（unyield die cost）

3、生产成本因素：

a.300 毫米直径的晶圆成本估算：折旧 35% 劳动力 7% 维护 7% 消耗品（直接材料 12% 测试晶圆 6% 非直接材料 26%） 其他 7%

b.账面-单据（book to bill）比率

c.生产策略

d.污染控制系统

4、良品率和生产率：

高良品率意味着较低的生产成本和较高的利润，当晶圆分拣良品率达到 90%的水平时，下一个降低成本的因素就是生产率，生产率可通过两个方面来衡量，即整个制造区域内每平方英尺出产的晶圆数（或每件设备出产的晶圆数或每名操作员生产的晶圆数）和产量（每小时的晶圆数）

5、设备（tool 工具 IBM 杜撰的术语）

a.性能因素：关系到设备生产达到要求结果的能力

- 具有基本能力以达到工艺要求

- 可重复性、灵活性、升级能力

■操作维护的简易性(计划的维护频率和时间 scheduled maintenance frequency and time、平均到失效期间的的时间 mean time to failure MTF、平均到修理前的时间 mean time to repair MTR)

■供应商的支持 (企业间 “模糊的边界”)

b.经济因素：关系到价格、成本和支持因素

6、所有权成本 (COO) 公式：由 Sematech 提出的用来评估设备的购置

7、自动化：

a.工艺自动化 (处方 recipe)

b.晶圆装载自动化

c.集簇 (clustering) (集成处理 integrated processing、并行处理 parallel processing)

d.晶圆传送自动化 (AGV automated guided vehicle、 RGV 高架轨道 跨轨)

e.闭环控制系统自动化

f.工厂层次的自动化 (MIS 信息管理系统 CIM computer integrated manufacturing 计算机集成制造： CAD 计算机辅助设计 CAM 计算机辅助制造 CAPP computer-aided process planning 计算机辅助工艺设计)

8、设备标注：(SEMI SECS I SECSII MESC)

a.芯片厂的地面布局

b.批量和单晶圆工艺

c.绿色芯片厂 (环境方面的法规和关注)

9、统计制程控制 (SPC):

平均值、直方图 (histogram)、正态曲线 (normal curve)、柏拉图 (Pareto Chart)、X-R 控制图、多变量实验分析

9、库存控制：

a.工艺中晶圆数(WIP)控制；

b.及时库存控制(JIT):需求带动 (demand-pull)、先入先出 FIFO、热批次(hot lot)、工作单元 (work cell)、JIT-CAM 系统；

c.质量控制和 ISO 9000 认证：

■两大质量组成部分：QC (质量控制) 和 QA (质量保证)

■1987 年引入 ISO 9000 系列，雨伞标准 (EC ANSI ASQC SEMI)

10、生产线组织 (跨部门合作团队的形式)

第十六章 半导体器件和集成电路的形成

- 1、半导体器件的生成:电阻器、电容器、二极管、晶体管、熔断器、导体;
- 2、电阻器:掺杂型电阻器、EPI 电阻器、Pinch 电阻器、薄膜电阻器;
- 3、电容器:氧化硅电容器、结电容器、沟槽电容器、堆叠电容器 (stacked capacitor);
- 4、二极管:掺杂二极管 (击穿电压 breakdown)、Schottky barrier 二极管 (欧姆接触);
- 5、晶体管:双极型晶体管 (transfer resistor)、Schottky barrier 双极型晶体管;
- 6、场效应晶体管 (FET):金属栅型 MOS 场效应晶体管、硅栅极型 MOS、多晶硅栅型 MOS、硅化物栅极型 MOS、V 凹槽型 MOS(VMOS)、扩散型 MOS(DMOS)、存储器 MOS(MMOS)、结型场效应晶体管 (JFET)、金属半导体场效应晶体管 (MESFET);
- 7、熔断器和导体:(underpass conductor 地下导体);
- 8、集成电路的形成:
 - a.双极型电路的形成:掺杂/结隔离 (doped/junction isolation)、介电质隔离、局部氧化隔离工艺 (LOCOS)、集电极接触;
 - b.MOS 集成电路的形成:MOS 局部氧化隔离(隧道停止 channel stop、鸟嘴 bird' s break)、沟道隔离 (shallow trench isolation)、CMOS 互补型 MOS (闩锁效应 latch up)
 - c. 其他类集成电路的形成:Bi-MOS、硅片绝缘体隔离 (SOI)
- 9、超导体:超导就是当一种特定的材料温度降到绝对零度(-273 度)时发生的现象、Josephson 结效应 (隧道效应);
- 10、微电子机械系统:应变仪、电池、发光二极管 (Light-emitting diodes LED)、光电子学、太阳能电池、温度感应器、声波器件、微机械系统、平板显示器(FPD)、场发射器件(FED)、工艺流程。

第十七章 集成电路的类型

1、大多数电路按其特定的设计原理和功能可以分成三种基本类型:逻辑电路、存储电路和微处理器(逻辑与存储),电路的多样性主要来自于大量特殊用途参数的转变;

2、电路基础:在电路中,数字由二进制码来编码、存储和操作,这都是因为电容可以通过充电得到一个电荷或没有电荷,晶体管也可以开或关,电路中记录信息的最小单位称为“二进制数”或“位”,8位称为一个字节;

3、集成电路的类型:

a.逻辑电路:

■模拟-数字逻辑电路

■模拟逻辑电路

RTL 电阻器-晶体管逻辑

DTL 二极管-晶体管逻辑

TTL 晶体管-晶体管逻辑

ECL 发射极-耦合电路

DCTL 直接-耦合晶体管逻辑

I²L 集成注入晶体管逻辑

■定制-半定制逻辑

全定制

标准电路-定制门形式

标准电路-选择连线门阵列

可编程的排列逻辑 (PAL)

b.存储器电路：易失性和非易失性

■非易失性存储器

只读存储器 (ROM)

可编程只读存储器 (PROM)

可擦除电路可编程只读存储器 (EPROM)

电子可擦除编程只读存储器 (EEPROM) -闪存

■易失性存储器

随机存储器 (RAM)

动态随机存储器 (DRAM)

静态随机存储器 (SRAM)

铁电物质存储器 (FERAM 和 DRAM)

3、冗余电路：冗余是设计上包含额外电路结构，没有称为电路设计的主流；

4、晶圆的比例集成 (WSI)：这是一个集成的新方法，它的作用是使镜片上所有的功能区都得到充分利用，使用 WSI 晶圆表面不只包括单独的芯片模组，而是包括电路功能段。其缺点包括要形成同一晶片上的所需的工艺较长，由于高密度电路所产生的高热程度制约了可靠性问题，需要有比现有金属更异弯曲的金属形成；

5、下一代产品：需要 X 射线制版技术和更低电阻率金属的开发，低漏率的连接以及超净材料和工艺的使用。

第十八章 封装

1、影响封装工艺的芯片特性：

- a.集成度、晶片厚度、尺寸、对环境的敏感度、物理的脆弱度、热的产生、热敏感度；
- b.影响封装工艺的环境和物理因素可以从两个方面来阐述，第一是临近晶片制造工艺结尾处的钝化层淀积（主要是氧化硅和氮化硅及掺杂一些硼、磷或两者兼备），第二种保护芯片的方法就是提供一个封装体；
- c.封装设计要考虑散热的因素，热同样也是封装工艺中的一项重要参数，封装工艺的耐热极限是 450 度；

2、封装功能和设计：

- a.紧固的引脚系统
- b.物理性保护
- c.环境性保护
- d.散热

3、封装操作工艺概述：

a.洁净度和静电控制

- HEPA 过滤器/VLF 空气、面罩帽子和鞋套、指套或手套、过滤的化学药品、粘着地垫
- 接地的静电腕带、静电服、防静电材料、设备接地、工作平台接地、地板接地

b.基本工艺流程

底部准备、划片、取片和承载、检查、粘片、打线、封装前检查、封装、电镀、切筋成型、印字、最终测试

c.常用的封装件

- 芯片的粘贴区域
- 内部和外部的引脚
- 芯片-封装体的连接
- 封装（密封性、非密封性/弱密封性）

4、封装工艺

a.封装前晶片的准备：晶片打磨和背部镀金

- b.划片：划片法和锯片法
- c.取放芯片（非墨点芯片）
- d.芯片检查（光学检查仪）
- e.粘片：低熔点粘片技术和树脂粘贴法
- f.压焊点-封装连线：金线压焊法（热挤压法 TC 与超声波加热法）、铝线压焊
- g.反面球压焊技术：受控贴片连接（C4）和载带自动焊（TAB）
- h.封装前的检测：企业内部标准及美国政府发布的“军用标准 883 号文件”
- i.封装技术：金属罐、预制的封装体、CERDIP 封装（cerpacks&cerflats）、树脂塑封体
- j.引脚电镀：电解电镀、铅-锡焊接层
- k.电镀工艺流程
- l.引脚切筋成型
- m.外部打磨（化学品池浸泡、物理打磨）
- n.封装体印字（墨印字和激光印字）
- o.最终测试
- p.环境测试（温度循环-25 度到 125 度、持续加速测试-离心加速机 30000 倍重力加速度）
- q.电性测试（系列参数测试、功能性测试）
- r.老化性测试（通过老化性测试可以检测早期失效，通过了老化测试的器件更可靠）

5、封装工艺流程：

当今没有统一的封装工艺流程，封装体的结构技术和引脚电镀的要求决定着使用何种包装流程，目前最常用的三种封装类型是预制陶瓷、CERDIP、树脂塑封

6、封装-裸芯片策略

- a.单个芯片封装
- b.裸芯片技术
- c.封装-印刷电路板连接：通孔法、表面安装法和 TAB

7、封装设计

- a.金属罐法：用于封装分立器件和小规模集成度的电路，T0-3 和 T0-5
- b.双列直插式封装（DIP 和 CERDIP）
- c.针形栅格排列（陶瓷 PGA）

d.球形栅格排列 (BGA)

e.四面引脚封装

f.薄形封装: 扁平封装 FP、小轮廓封装 TSOP、小轮廓集成电路 (SOIC)、超薄封装 (UTP)

g.芯片尺寸的封装体

h.引脚在芯片上 (LOC)

i.裸芯片技术

j.混合型电路

k.多芯片模块 (MCM MCM-L 压膜型 MCM-C 陶瓷 MCM-D 沉积型)

l.板上芯片 (COB)

m.已知的好芯片 (KGD) 问题

个人感慨

IC 封装领域的确在国内是一个比较新兴的行业,里面的相关设备、技术、材料和高端人才国产化的也非常有限,和清华大学的田教授谈到此问题时说到这也是二十多年前政府的在 IC 封装领域的侧重方向问题,最终没有将此列上议事日程,也就形成了 IC 封装领域中国目前这样的局面。当然师夷长技以制夷也是为时未晚的!

谈回自己从事的电子胶水领域,目前在 SMT 组装层面还能有不少国产公司的身影,而且也越来越多了,但在 IC 封装领域,目前还暂时没有太多切入点,去年 3 月在上海 SEMICON China 聆听了“半导体设备及零部件本土化与本土化采购高层研讨会”,也是以设备等为出发点,而基础材料和中间化学品的本土化只怕也是任重而道远啊!

“路漫漫其修远兮,吾将上下而求索”,诸位 IC 达人大家一起努力吧!

下篇预告:接下来准备学习一下《电子封装材料与工艺 ELECTRONIC MATERIALS AND PROCESSES

HANDBOOK》,美国 查尔斯 A.哈珀 (CHARLES A. HARPER) 主编,届时再整理笔记分享!